

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002-76272

(P2002-76272A)

(43)公開日 平成14年3月15日(2002.3.15)

(51)IntCl ⁷	識別記号	F I	キーワード(参考)
H 0 1 L 27/04		G 0 3 F 7/42	2 H 0 9 6
	21/822	H 0 1 L 27/04	C 5 F 0 3 8
G 0 3 F 7/42		21/30	5 7 2 B 5 F 0 4 3
H 0 1 L 21/027		21/306	D 5 F 0 4 6
	21/306		
審査請求 未請求 請求項の数6 O L (全 6 頁)			

(21)出願番号 特願2000-252922(P2000-252922)

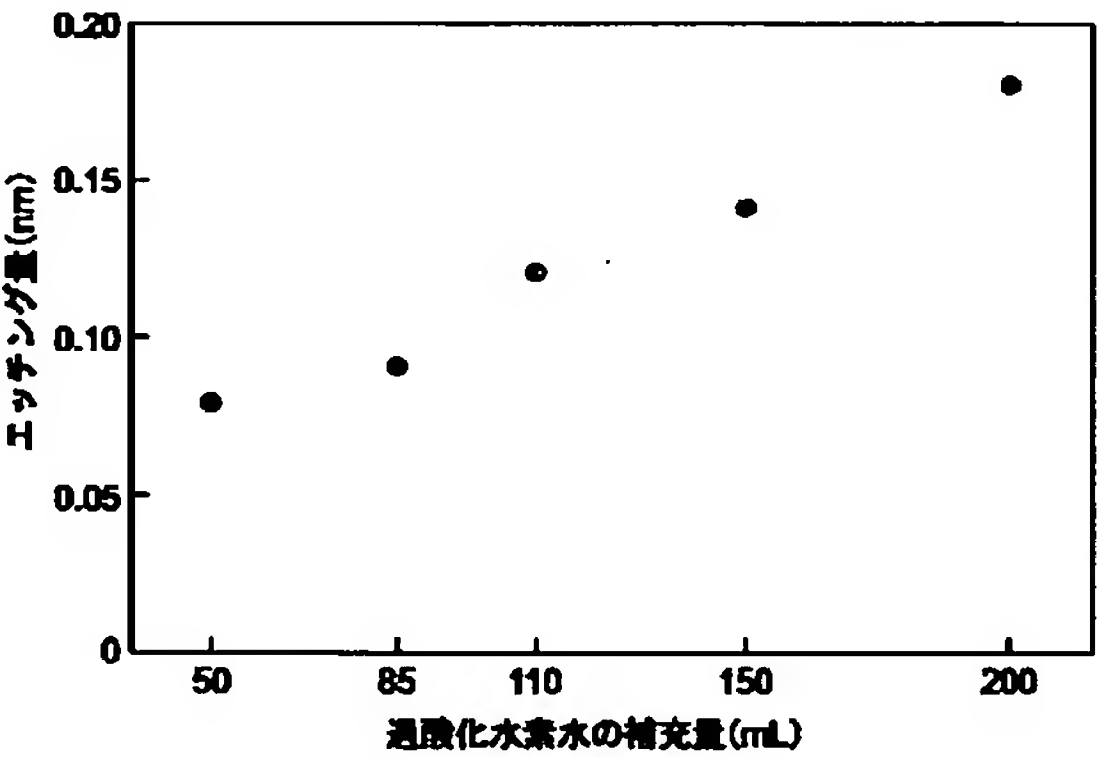
(22)出願日 平成12年8月23日(2000.8.23)

(71)出願人 000002185
ソニー株式会社
東京都品川区北品川6丁目7番35号
(72)発明者 中玉利 忍
鹿児島県国分市野口北5番1号 ソニー国
分株式会社内
(74)代理人 100094053
弁理士 佐藤 隆久
Fターム(参考) 2H096 AA25 HA23 HA30 LA03
5F038 AC03 AC05 AC17 EZ14 EZ15
EZ20
5F043 AA37 BB25 CC16 DD15 DD30
EE23 EE27 FF01
5F046 MA02 MA03 MA06

(54)【発明の名称】 半導体装置の製造方法

(57)【要約】

【課題】レジスト除去液によるキャパシタ誘電体層のエッチングを抑制し、特性の安定したキャパシタ素子を形成することができる半導体装置の製造方法を提供する。
【解決手段】半導体基板に下部電極を形成する工程と、下部電極上に誘電体層を形成する工程と、レジストをマスクとするエッチングにより誘電体層のパターニングを行う工程と、硫酸と過酸化水素を含む溶液を加熱する工程と、所定量、好適には過酸化水素濃度が3.5wt%以下となるような量の過酸化水素を溶液に補充する工程と、補充の直後に、レジストを含む半導体基板を溶液に浸漬し、レジストを除去する工程と、誘電体層上に上部電極を形成する工程とを有する半導体装置の製造方法。



【特許請求の範囲】

【請求項1】半導体基板に下部電極を形成する工程と、前記下部電極上に誘電体層を形成する工程と、レジストをマスクとするエッチングにより前記誘電体層のパターニングを行う工程と、硫酸と過酸化水素を含む溶液を加熱する工程と、所定量の過酸化水素を前記溶液に補充する工程と、前記補充の直後に、前記レジストを含む前記半導体基板を前記溶液に浸漬し、前記レジストを除去する工程と、前記誘電体層上に上部電極を形成する工程とを有する半導体装置の製造方法。

【請求項2】前記所定量の上限は、前記レジストを除去する工程における前記誘電体層の膜厚の減少が、前記半導体装置の特性に影響を与えないような範囲で設定される請求項1記載の半導体装置の製造方法。

【請求項3】前記誘電体層を形成する工程は、シリコン窒化膜を形成する工程である請求項2記載の半導体装置の製造方法。

【請求項4】前記所定量の上限は、室温での導入量に基づいて計算した、補充後の前記溶液の過酸化水素濃度がほぼ3.5wt%となるように設定される請求項3記載の半導体装置の製造方法。

【請求項5】前記溶液を加熱する工程は、濃硫酸5容量と過酸化水素水1容量とを混和した溶液を加熱する工程であり、前記所定量の上限は、過酸化水素水0.05容量である請求項4記載の半導体装置の製造方法。

【請求項6】前記溶液をほぼ120℃に加熱し、前記溶液に前記半導体基板をほぼ10分間浸漬する請求項5記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、キャパシタ素子を有する半導体装置の製造方法に関し、特に、キャパシタ素子の誘電体層がレジスト除去工程においてエッチングされて、キャパシタ素子の特性が変動するのを防止することができる半導体装置の製造方法に関する。

【0002】

【従来の技術】半導体集積回路に搭載されるキャパシタ素子は、その構造により2種類に大別される。一方は、シリコン基板の表層に形成された不純物拡散層を下部電極として用いるMIS(metal-insulator-semiconductor)型キャパシタ素子である。MIS型キャパシタ素子においては、シリコンからなる下部電極上に誘電体層を介して、金属からなる上部電極が形成される。したがって、不純物拡散層のかわりにポリシリコン層が下部電極として用いられる場合も、MIS型キャパシタに分類される。

【0003】他方は、金属配線層を下部電極として用いるものであり、MIM(metal-insulator

metal)型キャパシタ素子と称される。MIM型キャパシタ素子においては、金属からなる下部電極上に誘電体層を介して、金属からなる上部電極が形成される。

【0004】MIM型キャパシタ素子は下部電極として金属層を用いるため、寄生素子が低抵抗であり、高周波特性に優れるという利点を有するが、誘電体層の形成を下部電極材料の融点以下で行う必要がある。下部電極材料として例えばAl系合金等の低融点金属を用いる場合、誘電体層の形成は約500℃以下の低温プロセスで行われる。このような低温プロセスによって形成された誘電体層は、半導体装置の製造過程で行われる高温の熱処理により膜質が劣化しやすい。

【0005】それに対してMIS型キャパシタ素子の場合には、誘電体層の形成を例えば約700℃以上の高温で行うことも可能である。このような高温プロセスにより誘電体層として例えばシリコン窒化膜を形成した場合、均質な膜質が得られ、また、高温の熱処理による膜質の劣化が防止される。さらに、シリコン窒化膜からなる誘電体層は、下部電極を構成するシリコンとの相互反応を起こさないため、キャパシタ素子の特性が安定化される。

【0006】以下に、MIS型キャパシタ素子を形成する方法について、図1を参照して説明する。まず、図1(a)に示すように、シリコン基板1に下部電極となる不純物拡散層(不図示)を形成してから、シリコン基板1上に誘電体層として例えばシリコン窒化膜2を形成する。シリコン窒化膜2の形成は、例えば化学気相成長(CVD; chemical vapor deposition)により行う。

【0007】次に、図1(b)に示すように、シリコン窒化膜2上にレジスト3を塗布する。続いて、図1(c)に示すように、フォトリソグラフィ工程により、キャパシタ素子形成領域以外のレジスト3を除去する。次に、図1(d)に示すように、レジスト3をマスクとしてシリコン窒化膜2のエッチングを行う。このエッチングは例えば反応性イオンエッチング(RIE; reactive ion etching)等のドライエッチングにより行うことができる。

【0008】その後、図1(e)に示すように、シリコン窒化膜2上のレジスト3を除去する。レジストを除去する方法としては、濃硫酸と過酸化水素水の混合液(以下、SPM(sulfuric acid-hydrogen peroxide mixture)液とする。)にウェーハを浸漬する方法と、プラズマ化した酸素を用いる方法(アッシング)が挙げられる。

【0009】SPM液を用いるウェットプロセスは、一度に大量のウェーハの処理が可能であり、装置もアッシングに比較して非常に安価であるという利点を有する。また、アッシングによりレジストを除去する場合には、

反応の終点の検出を正確に行わないと、プラズマの影響でウェーハが損傷を受けやすいが、ウェットプロセスによればウェーハの損傷は少ない。

【0010】図1のシリコン基板1を金属層に変更すると、基本的な構成のMIM型キャパシタ素子となるが、この場合には誘電体層のエッチングに用いられたレジスト(図1(d)のレジスト3に相当)を除去する際に、下部電極である下地の金属層が一部露出する。したがって、レジスト剥離液の組成を最適化するのが比較的難しく、MIM型キャパシタ素子のレジスト除去にはドライ

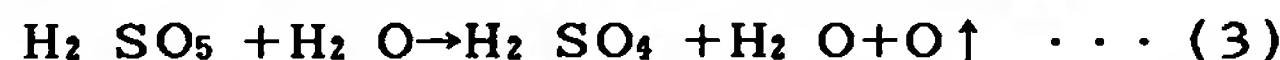
プロセスであるアッシングが採用されることが多い。【0011】一方、図1に示すようなMIS型キャパシタ素子については、レジストの除去方法は一部ウェット*



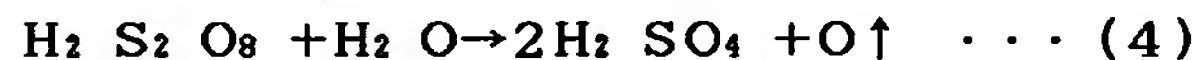
【0013】また、次式(2)で表される反応により、強力な酸化剤であるカルコ酸(ペルオキソ-硫酸($\text{H}_2\text{S} \times$



カルコ酸は次式(3)で表される発熱反応により活性酸素★ ★を生成する。



【0014】上記の他、硫酸と過酸化水素水との混合によりペルオキソ二硫酸($\text{H}_2\text{S}_2\text{O}_8$)も生成し、ペルオキソ二硫酸も酸化剤として作用する。ペルオキソ二硫酸

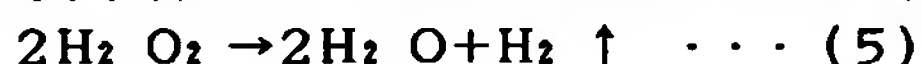


以上のような種々の反応により活性酸素が生成し、このような活性酸素等によって有機物であるレジストが分解される。

【0015】通常、SPM液は濃硫酸と過酸化水素水とが5:1~1:1の比率で混合されたものであり、SPM液を100~130℃に加熱してレジストの除去が行われる。SPM液のレジスト除去能力は、主に過酸化水素の分解や蒸発によって経時的に低下するが、これを最小限とするには、濃硫酸と過酸化水素水との比率を5:1とし、加熱を100~120℃で行うことが好ましい。また、レジストの除去にはSPM液中の濃度が $\text{H}_2\text{SO}_4 \geq 80\text{wt}\%$ 、 $\text{H}_2\text{O}_2 \geq 0.2\text{wt}\%$ であることが要求される。SPM液を用いた洗浄により、レジストの除去だけでなく、有機性の汚れや表面金属不純物の除去も行われる。

【0016】

【発明が解決しようとする課題】レジストは炭素および水素を含む有機物であり、レジストが分解すると二酸化炭素および水が生成する。また、過酸化水素は不安定であり、次式(5)で表される反応によって分解する。



【0017】したがって、反応が進行するとともにSPM液が希釈され、過酸化水素の濃度が低下する。これにより、SPM液のレジスト除去能力が低下する。この問題を軽減する方法の一つに、過酸化水素水を一定の時間後にSPM液に補充するという方法がある。過酸化水素水の補充は、レジスト除去能力の維持だけでなく、液面

*プロセスからアッシングに移行しているが、上記のようなウェットプロセスの利点から、現在も用途に応じてウェットプロセスが採用されている。ウェットプロセスによれば、ウェーハ表面に付着したパーティクル等の除去も比較的容易に行うことができる。図1(e)に示す工程の後、シリコン窒化膜2上に金属からなる上部電極を形成することにより、MIS型キャパシタ素子が得られる。

【0012】以下に、SPM液を用いたレジスト除去方法の概略を説明する。硫酸と過酸化水素水を混合すると、次式(1)で表される発熱反応により活性酸素が生成する。

※ O_5)が生成する。

20 ☆酸は次式(4)で表される発熱反応により活性酸素を生成する。

◆を一定のレベルに保つ上でも有効である。

【0018】SPM洗浄においては、薬品のコスト上昇を抑えながら生産性を上げるため、数10枚、例えば50枚程度のウェーハが一度に処理される。1回の処理後、ウェーハを処理槽から取り出すと、ウェーハ表面にSPM液が残留することによって処理槽内のSPM液が減少する。したがって、上記のように過酸化水素水を補充すれば、液面の低下を防止することができる。

【0019】一方、上記のMIS型キャパシタ素子の製造方法によれば、誘電体層上のレジスト3は、図1(e)に示す工程において、SPM液を用いたウェットプロセスによって除去される。誘電体層として例えばシリコン窒化膜2を形成した場合、SPM液に浸漬する時間や、SPM液の温度あるいは組成によっては、シリコン窒化膜2のエッチングが進行する。

【0020】SPM液によってシリコン窒化膜2がエッチングされ、シリコン窒化膜2の膜厚が変化すると、キャパシタ素子の特性が変動し、キャパシタ素子を含む半導体集積回路の特性が不安定となる。したがって、SPM液に過酸化水素水を補充する場合には、レジスト下地のエッチングを抑制する必要がある。本発明は上記の問題点を鑑みてなされたものであり、したがって本発明は、レジスト除去液によるキャパシタ誘電体層のエッチングを抑制し、特性の安定したキャパシタ素子を形成することができる半導体装置の製造方法を提供することを目的とする。

【0021】

【課題を解決するための手段】上記の目的を達成するため、本発明の半導体装置の製造方法は、半導体基板に下部電極を形成する工程と、前記下部電極上に誘電体層を形成する工程と、レジストをマスクとするエッチングにより前記誘電体層のパターニングを行う工程と、硫酸と過酸化水素を含む溶液を加熱する工程と、所定量の過酸化水素を前記溶液に補充する工程と、前記補充の直後に、前記レジストを含む前記半導体基板を前記溶液に浸漬し、前記レジストを除去する工程と、前記誘電体層上に上部電極を形成する工程とを有することを特徴とする。

【0022】本発明の半導体装置の製造方法は、好適には、前記所定量の上限は、前記レジストを除去する工程における前記誘電体層の膜厚の減少が、前記半導体装置の特性に影響を与えないような範囲で設定されることを特徴とする。本発明の半導体装置の製造方法は、好適には、前記誘電体層を形成する工程は、シリコン窒化膜を形成する工程であることを特徴とする。

【0023】本発明の半導体装置の製造方法は、好適には、前記所定量の上限は、室温での導入量に基づいて計算した、補充後の前記溶液の過酸化水素濃度がほぼ3.5wt%となるように設定されることを特徴とする。本発明の半導体装置の製造方法は、好適には、前記溶液を加熱する工程は、濃硫酸5容量と過酸化水素水1容量とを混和した溶液を加熱する工程であり、前記所定量の上限は、過酸化水素水0.05容量であることを特徴とする。本発明の半導体装置の製造方法は、好適には、前記溶液をほぼ120℃に加熱し、前記溶液に前記半導体基板をほぼ10分間浸漬することを特徴とする。

【0024】これにより、誘電体層のパターニングを行った後、ウェットプロセスによりレジストを除去する際に、下地の誘電体層のエッチングが進行するのを抑制することが可能となる。したがって、キャパシタ素子の誘電体層の膜厚の変動が防止され、特性の安定したキャパシタ素子を形成することができる。

【0025】

【発明の実施の形態】以下に、本発明の半導体装置の製造方法の実施の形態について、図面を参照して説明する。まず、図1(a)に示すように、シリコン基板1に下部電極となる不純物拡散層(不図示)を形成してから、シリコン基板1上に誘電体層として例えばシリコン窒化膜2を形成する。シリコン窒化膜2の形成は、例えばCVDにより行う。

【0026】次に、図1(b)に示すように、シリコン窒化膜2上にレジスト3を塗布する。続いて、図1(c)に示すように、フォトリソグラフィ工程により、キャパシタ素子形成領域以外のレジスト3を除去する。次に、図1(d)に示すように、レジスト3をマスクとしてシリコン窒化膜2のエッチングを行う。このエッチングは例えばRIEにより行うことができる。

【0027】その後、図1(e)に示すように、シリコン窒化膜2上のレジスト3を除去する。レジストの除去は、濃硫酸と過酸化水素水とを5:1の比率で混合したSPM液にウェーハを浸漬して行う。また、SPM液は例えば120℃に加熱する。本実施形態の半導体装置の製造方法によれば、ウェーハを処理槽に投入する直前に、所定量の過酸化水素水を処理槽に補充する。例えば、処理槽に96%濃硫酸20L、31%過酸化水素水4Lを入れて加熱してから、ウェーハ投入直前に31%過酸化水素水を200mL補充する。これにより、レジスト3の下地のシリコン窒化膜2のエッチングを抑制しながら、SPM液のレジスト除去能力を維持することができる。

【0028】レジスト3を除去した後、シリコン窒化膜2上に金属からなる上部電極を形成することにより、MIS型キャパシタ素子が得られる。上部電極としては、例えばAlまたはAl系合金を用いることができる。また、誘電体層と上部電極との層間に例えばTi層、あるいはTiとTiNとの積層膜をバリアメタル層として形成してもよい。

【0029】以下に、SPM洗浄の条件とシリコン窒化膜のエッチング量との関係について、図2～図5を参照して説明する。図2および図3は、過酸化水素水の補充量とシリコン窒化膜のエッチング量との関係を示す図である。処理槽に96%濃硫酸20L、31%過酸化水素水4Lを入れて120℃に加熱してから、ウェーハ投入直前に31%過酸化水素水を所定量補充した。ウェーハの処理時間は10分とした。

【0030】図2の横軸はロット番号を示し、1～5は過酸化水素水の補充量が50mLの場合、6～10は過酸化水素水の補充量が85mLの場合、11～15は過酸化水素水の補充量が110mLの場合、16～20は過酸化水素水の補充量が150mLの場合、21～25は過酸化水素水の補充量が200mLの場合を示す。各ロットにおいて50枚のウェーハを処理し、シリコン窒化膜のエッチング量の最小値、最大値および平均値を図2に示した。また、各補充量でのエッチング量の平均を図3に示した。

【0031】図2および図3に示すように、過酸化水素水の補充量の増加に伴い、シリコン窒化膜のエッチング量は増加する。本実施形態のMIS型キャパシタ素子は、シリコン窒化膜のエッチング量が1nm以下であれば、特性の変動を無視できる。図2に示すように、過酸化水素水の補充量が200mLの場合、エッチング量の最大値は0.4nm以下である。したがって、過酸化水素水の補充量を200mL以下とすることにより、シリコン窒化膜のエッチングに起因するキャパシタ素子の特性の変動を防止することができる。

【0032】図4は、SPM洗浄の処理時間とシリコン窒化膜のエッチング量との関係を示す図である。処理槽

に96%濃硫酸20L、31%過酸化水素水4Lを入れて120℃に加熱し、ウェーハを投入した。図4に示すように、ウェーハの処理時間が10分の場合にはエッチング量は0.2nm以下であるが、処理時間を20分あるいは30分とした場合、エッチング量は0.4~0.5nmとなる。したがって、シリコン窒化膜のエッチングを防止する上ではSPM洗浄は10分程度の短時間で行うことが好ましい。

【0033】図5は、SPM洗浄の処理温度とシリコン窒化膜のエッチング量との関係を示す図である。処理槽に96%濃硫酸20L、31%過酸化水素水4Lを入れて所定の温度に加熱し、ウェーハを投入した。ウェーハの処理時間は15分とした。図5に示すように、処理温度が135℃以下の場合にはシリコン窒化膜のエッチング量はほぼ0.4nm以下であるが、処理温度を150℃にするとエッチング量は急激に増加し、キャパシタ素子の特性の変動が問題となる。

【0034】以上のように、過酸化水素の補充量を増加した場合、処理時間を長くした場合、および処理温度を高くした場合にそれぞれシリコン窒化膜のエッチング量は増加する。過酸化水素の蒸発を抑制し、かつレジストの除去効率を高くするには、処理温度を100~120℃とするのが好ましく、シリコン窒化膜のエッチング量を低減する目的で処理温度を下げることは難しい。また、図5に示すように、処理温度が90~120℃である場合には、シリコン窒化膜のエッチング量の変化が少なく、処理温度を下げてシリコン窒化膜のエッチングを低減する効果は小さい。

【0035】また、処理時間については、処理温度を決定するとレジスト除去に要する時間がほぼ求まり、それ以下に処理時間を短縮することはできない。したがって、シリコン窒化膜のエッチング量を例えば1nm以下に制御するには、過酸化水素水の補充量、処理時間および処理温度の3つの条件のうち、過酸化水素水の補充量を調節するのが最も有効である。

【0036】前述したように、レジストの除去にはSPM液中の濃度が $H_2SO_4 \geq 80wt\%$ 、 $H_2O_2 \geq 0.2wt\%$ であることが要求される。上記の条件で200mLの過酸化水素水を補充した場合、過酸化水素の蒸発分を無視すると、計算上は $H_2O_2 \approx 3.5wt\%$ となる。これを目安として、過酸化水素水を補充することにより、シリコン窒化膜の過度のエッチングを防止することができる。

【0037】SPM液中の過酸化水素濃度をモニターする方法としては、例えば、酸化剤として過マンガン酸カ

リウム溶液を用いる酸化還元滴定等が知られている。SPM液中の過酸化水素濃度をモニターしながら過酸化水素水を補充し、過酸化水素濃度が所定の上限值となった時点で、過酸化水素水の補充を停止する。これにより、レジスト下地のエッチングに起因した半導体装置の特性の変動を防止し、半導体装置の歩留りを向上させることができる。

【0038】上記の本発明の実施形態の半導体装置の製造方法によれば、キャパシタ誘電体層であるシリコン窒化膜がSPM液によってエッチングされるのを抑制することができる。これにより、MIS型キャパシタ素子の特性の変動が防止される。本発明の半導体装置の製造方法の実施形態は、上記の説明に限定されない。例えば、下部電極として金属層を用いるMIM型キャパシタ素子の場合にも、下部電極上にシリコン酸化膜などの絶縁膜を形成し、絶縁膜に設けられた開口部に誘電体層を形成するようなシリンジ型キャパシタ素子などには、本発明の半導体装置の製造方法を適用することができる。その他、本発明の要旨を逸脱しない範囲で、種々の変更が可能である。

【0039】

【発明の効果】本発明の半導体装置の製造方法によれば、レジスト除去工程においてキャパシタ誘電体層がエッチングされるのを防止して、特性の安定したキャパシタ素子を製造することが可能となる。

【図面の簡単な説明】

【図1】図1(a)~(e)は本発明および従来の半導体装置(MIS型キャパシタ素子)の製造方法の製造工程を示す断面図である。

【図2】図2は本発明の半導体装置の製造方法の実施形態に係り、過酸化水素水の補充量とシリコン窒化膜のエッチング量との関係を示す図である。

【図3】図3は本発明の半導体装置の製造方法の実施形態に係り、過酸化水素水の補充量とシリコン窒化膜のエッチング量との関係を示す図である。

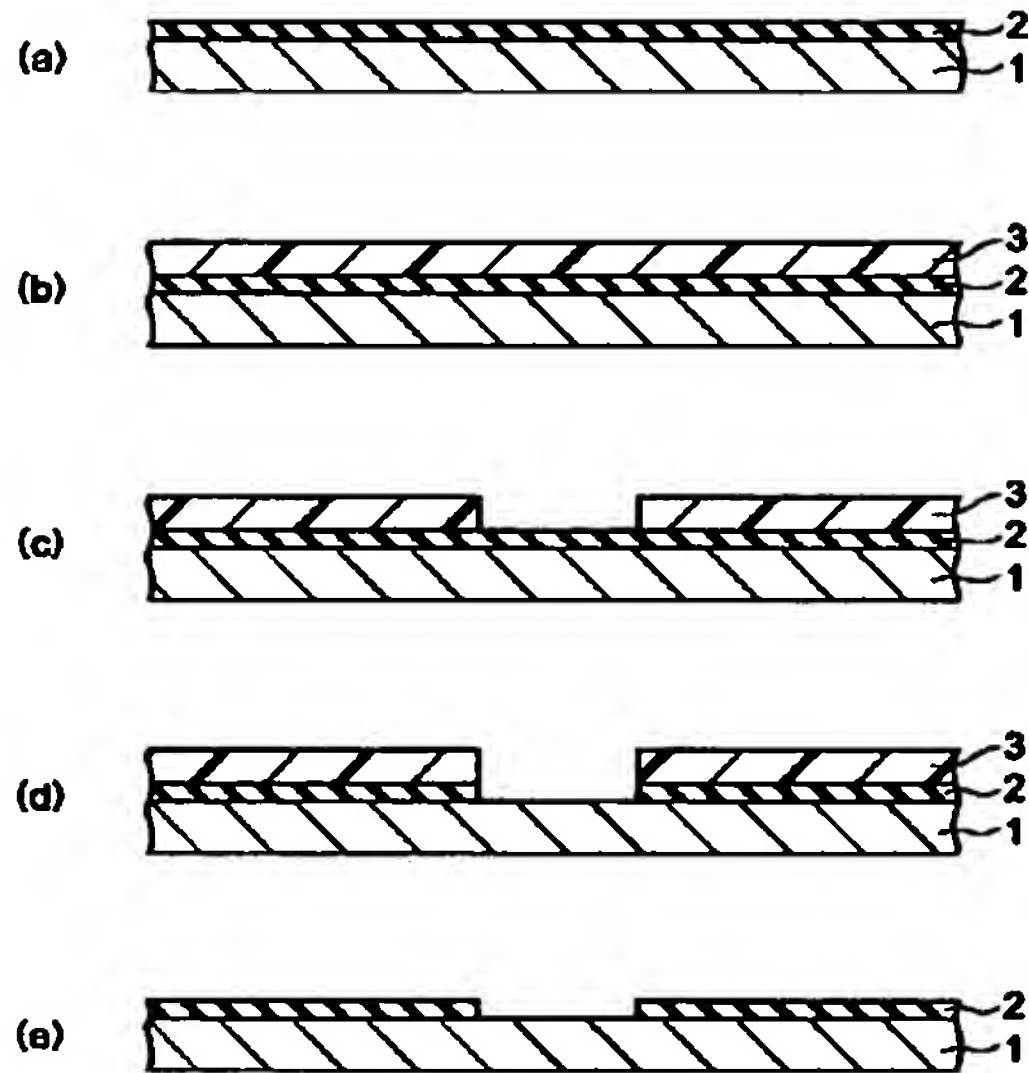
【図4】図4は本発明の半導体装置の製造方法の実施形態に係り、SPM洗浄の処理時間とシリコン窒化膜のエッチング量との関係を示す図である。

【図5】図5は本発明の半導体装置の製造方法の実施形態に係り、SPM洗浄の処理温度とシリコン窒化膜のエッチング量との関係を示す図である。

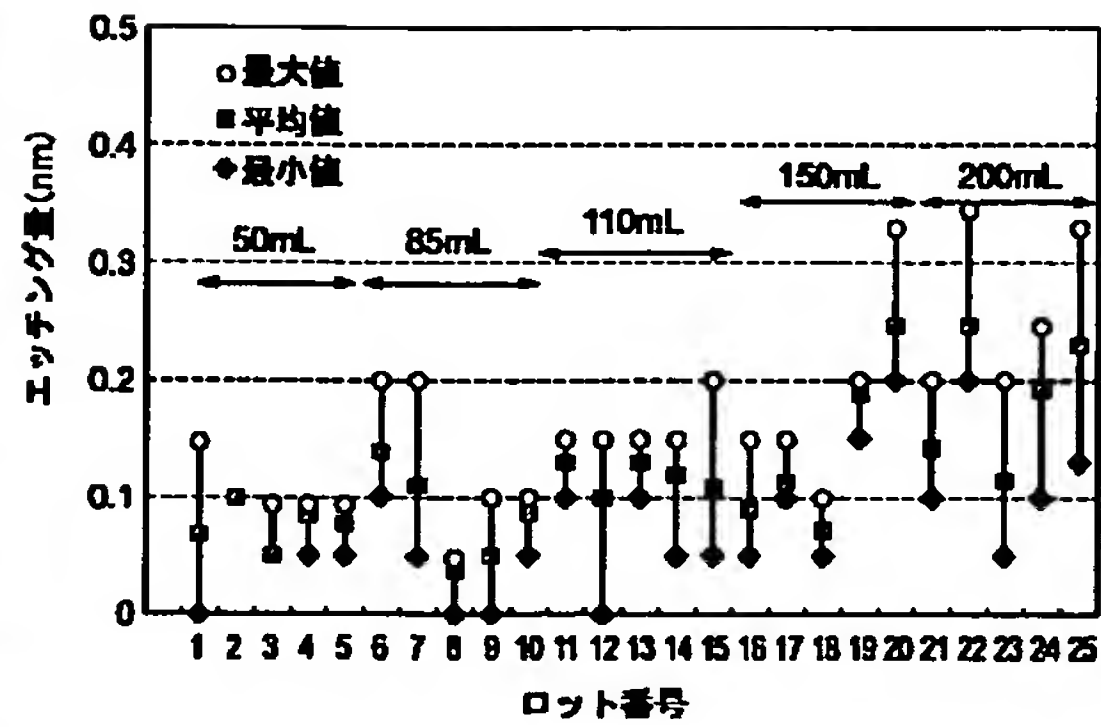
【符号の説明】

1…シリコン基板、2…シリコン窒化膜、3…レジスト。

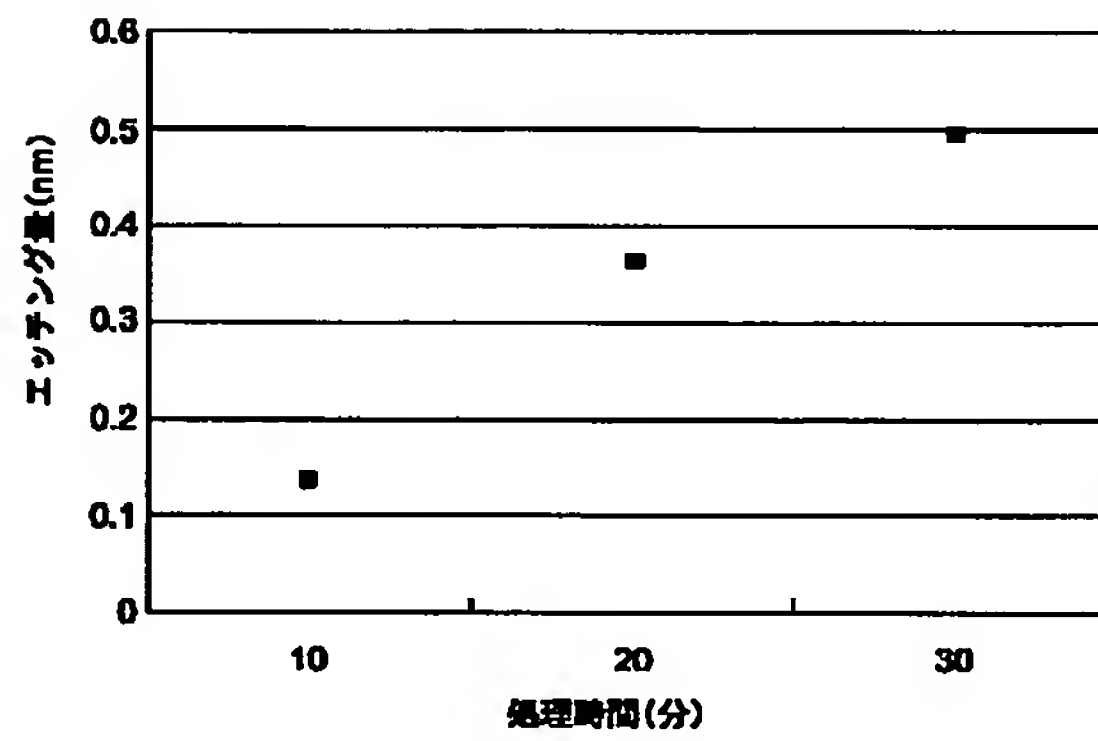
【図1】



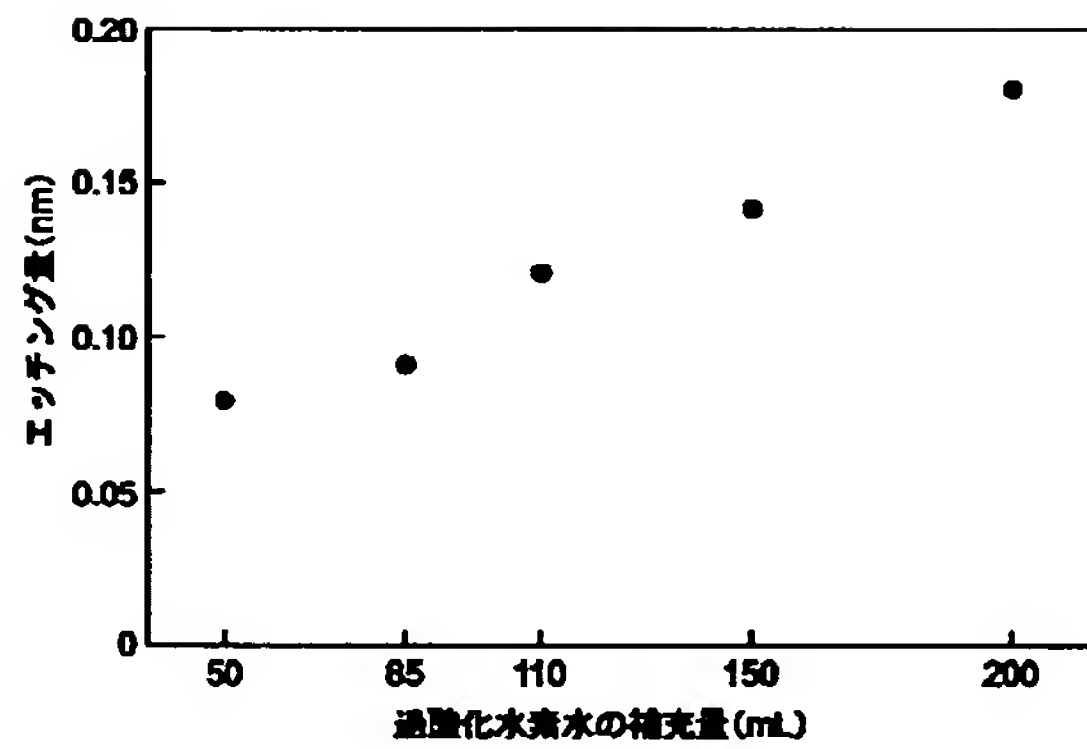
【図2】



【図4】



【図3】



【図5】

